

Sistemas operativos: una visión aplicada

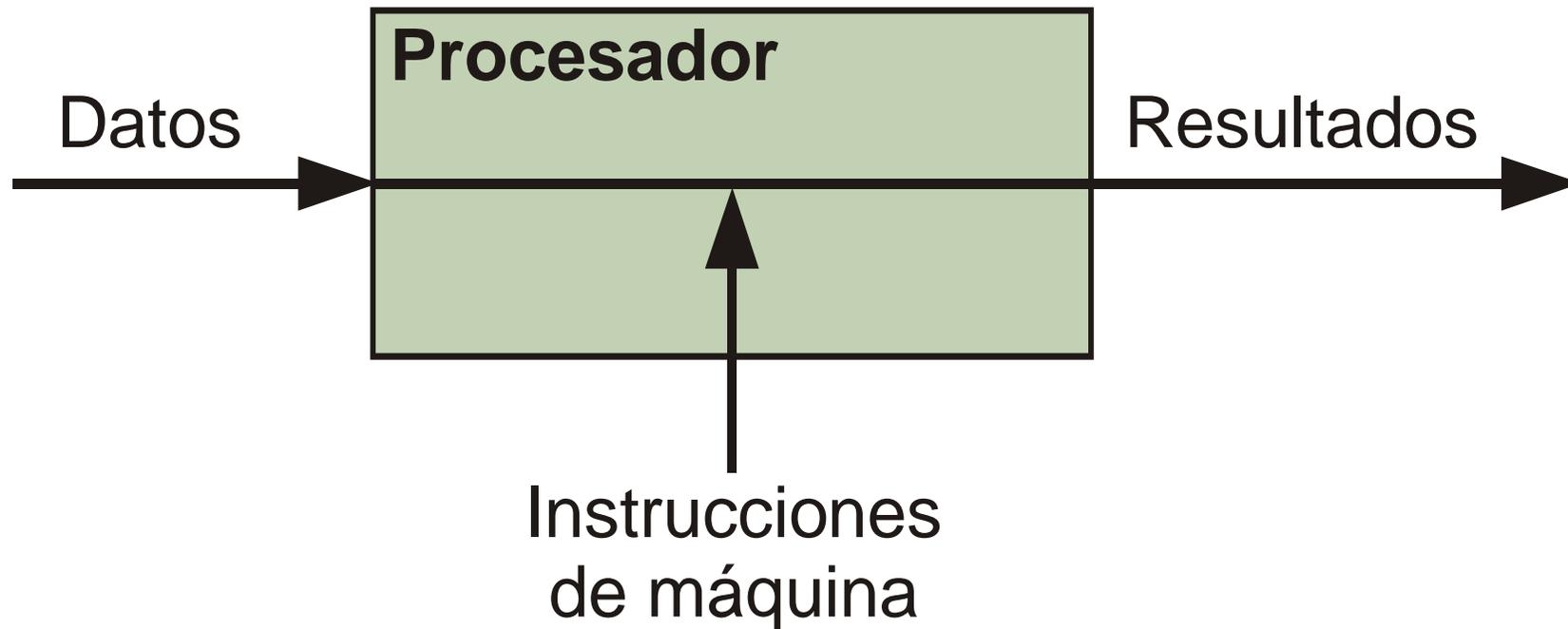
Capítulo 1

Conceptos arquitectónicos

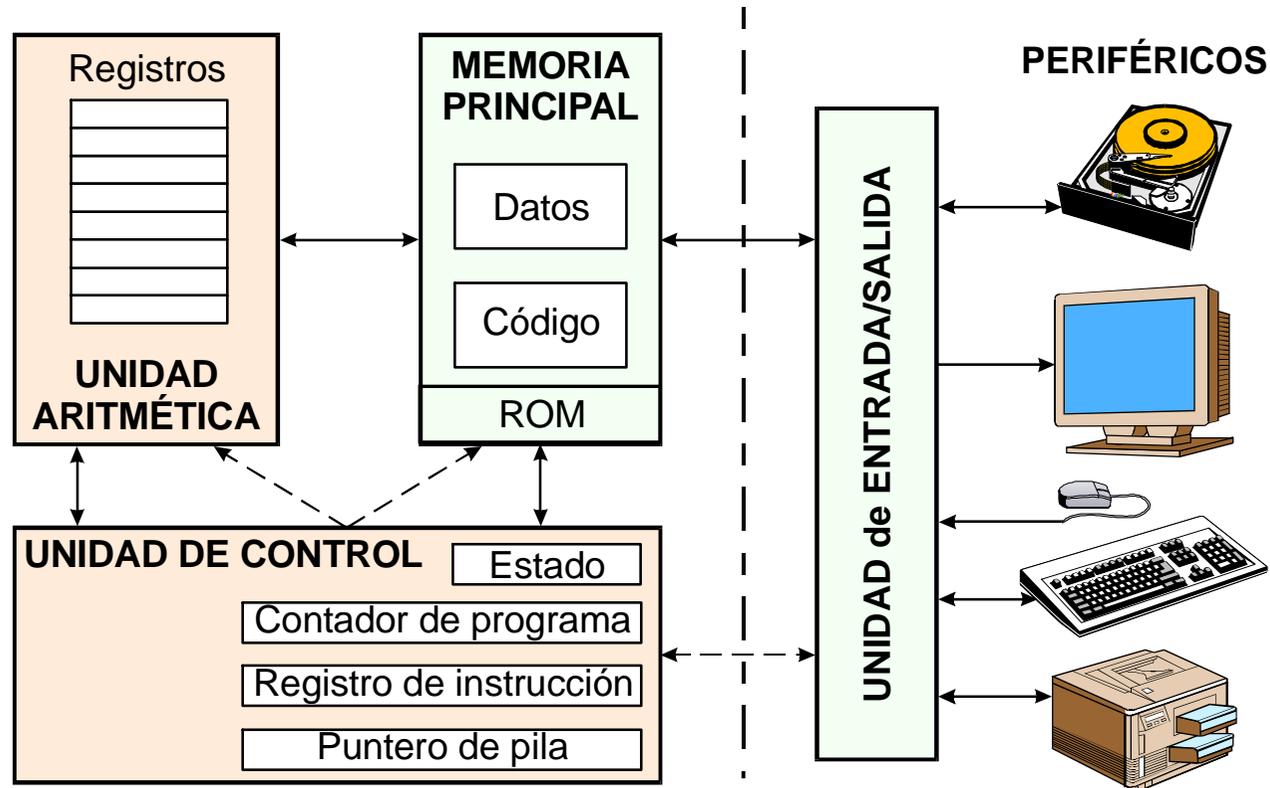
Contenido

- Estructura del computador
- Ejecución de instrucciones
- Interrupciones
- Reloj del computador
- Jerarquía de memoria
- Entrada/Salida
- Protección

Esquema de funcionamiento de la computadora



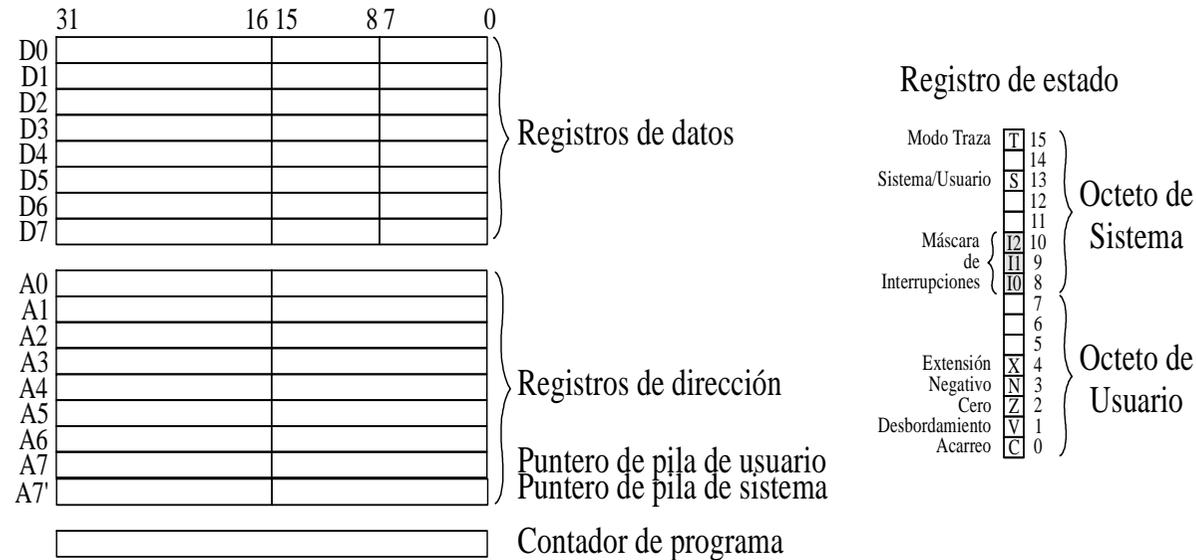
Estructura del computador



- Monoprocesador
- Multiprocesador
- Multicomputador

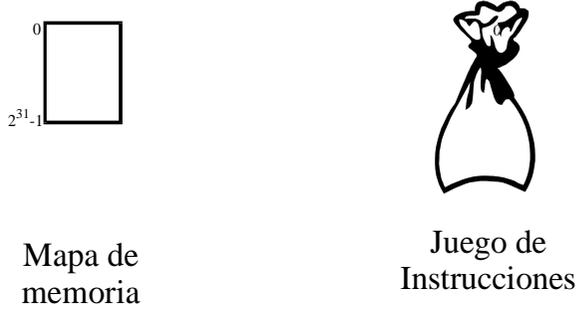
Modelo de programación del computador

- Modelo de programación
- Juego de instrucciones (usuario y núcleo)

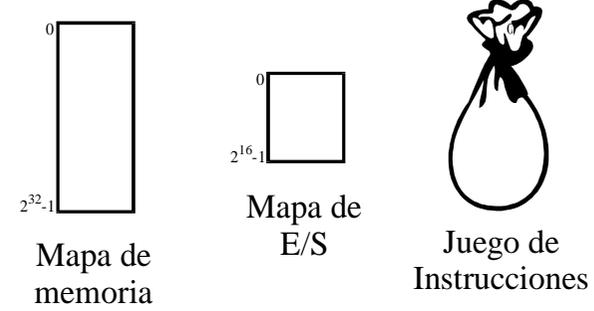
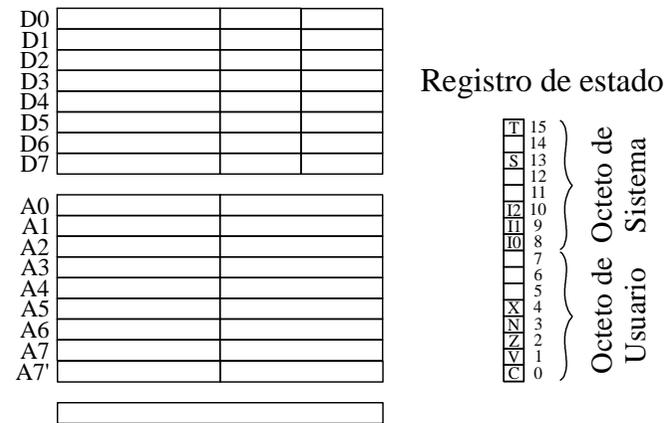


Modelo de programación de usuario y de núcleo

- Niveles de ejecución



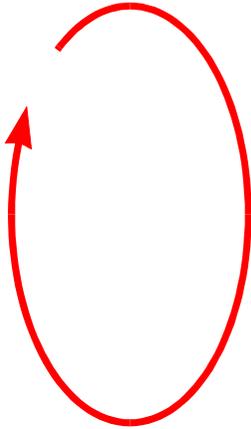
Modelo de programación de usuario



Modelo de programación de núcleo

Secuencia de ejecución del computador

- **Secuencia de trabajo del computador**

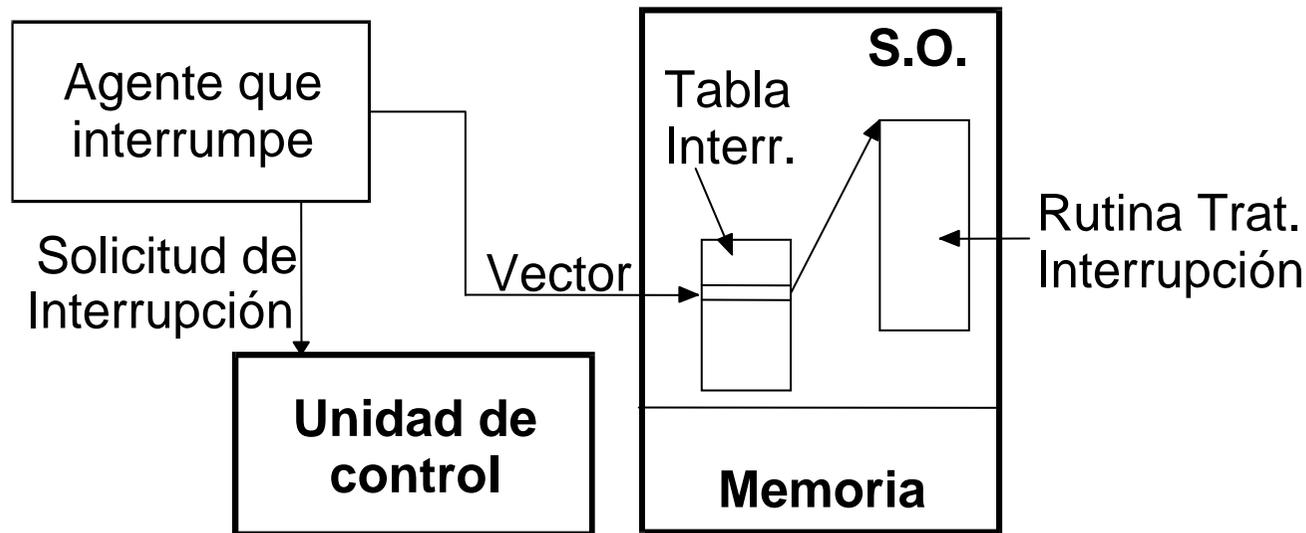


- **a) Lectura de la instrucción apuntada por CP**
- **b) Incremento del CP**
- **c) Ejecución de la instrucción**
 - **secuencia lineal: ejecuta instrucciones consecutivas**
 - **bucle infinito**

- **Ruptura del secuenciamiento lineal de instrucciones**
 - La instrucción de salto modifica el CP
 - Se produce una interrupción interna o externa (el procesador automodifica el CP)
 - La instrucción de trap produce una interrupción

Interrupciones

- Ruptura de la secuencia de ejecución
 - HW
 - Salva algunos registros del procesador (CP y registro de estado)
 - Eleva el nivel de ejecución del procesador (nivel de núcleo)
 - Salta al SO
 - SO
 - Rutina tratamiento de la interrupción

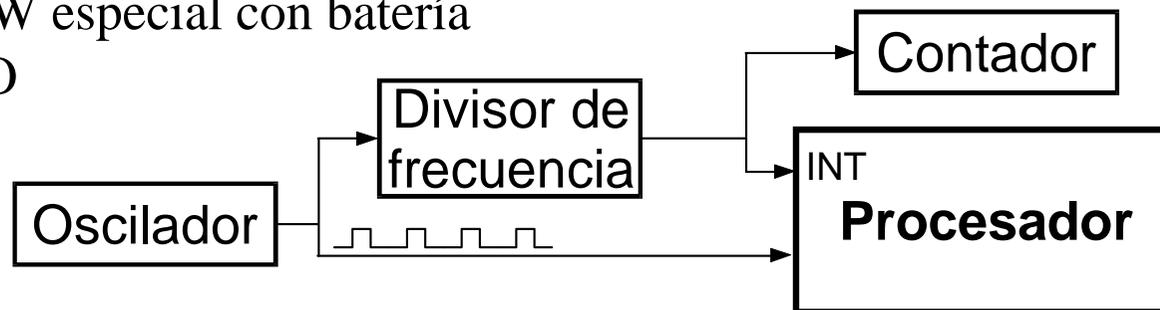


Interrupciones

- Fuentes de las interrupciones:
 - Excepciones de programa
 - Interrupciones periódicas de reloj
 - Interrupciones de E/S
 - Excepciones del HW
 - Instrucciones TRAP

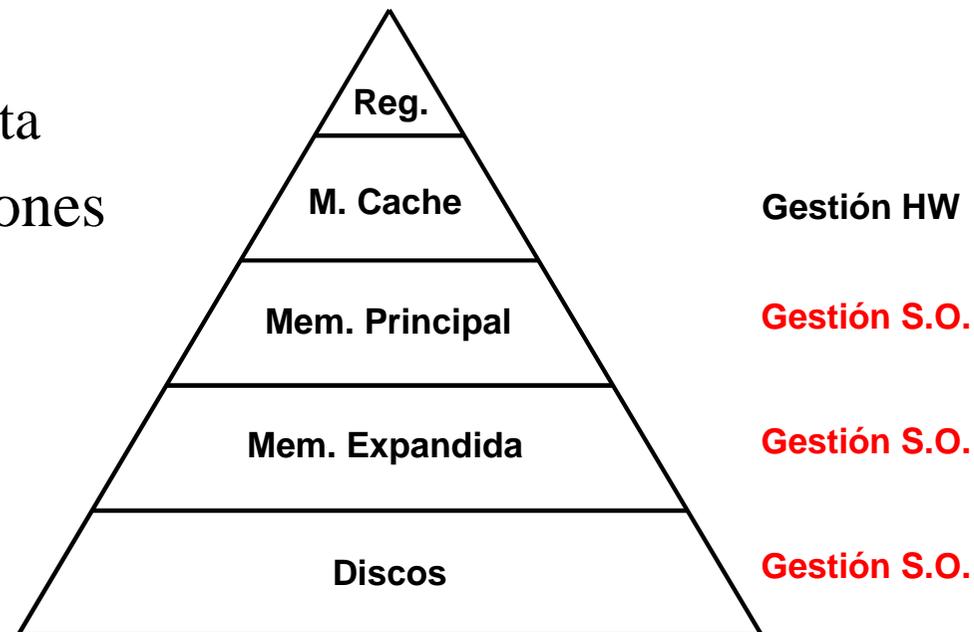
Reloj del computador

- Tres visiones del reloj
 - Oscilador que gobierna las fases de las instrucciones de máquina
 - Interrupción periódica
 - Contador → fecha y hora
 - Contabiliza unidades de tiempo (p.e. segundos) desde un instante
(p.e. 0 h del 1 de enero de 1990)
 - Esta cuenta la puede hacer:
 - HW especial con batería
 - SO



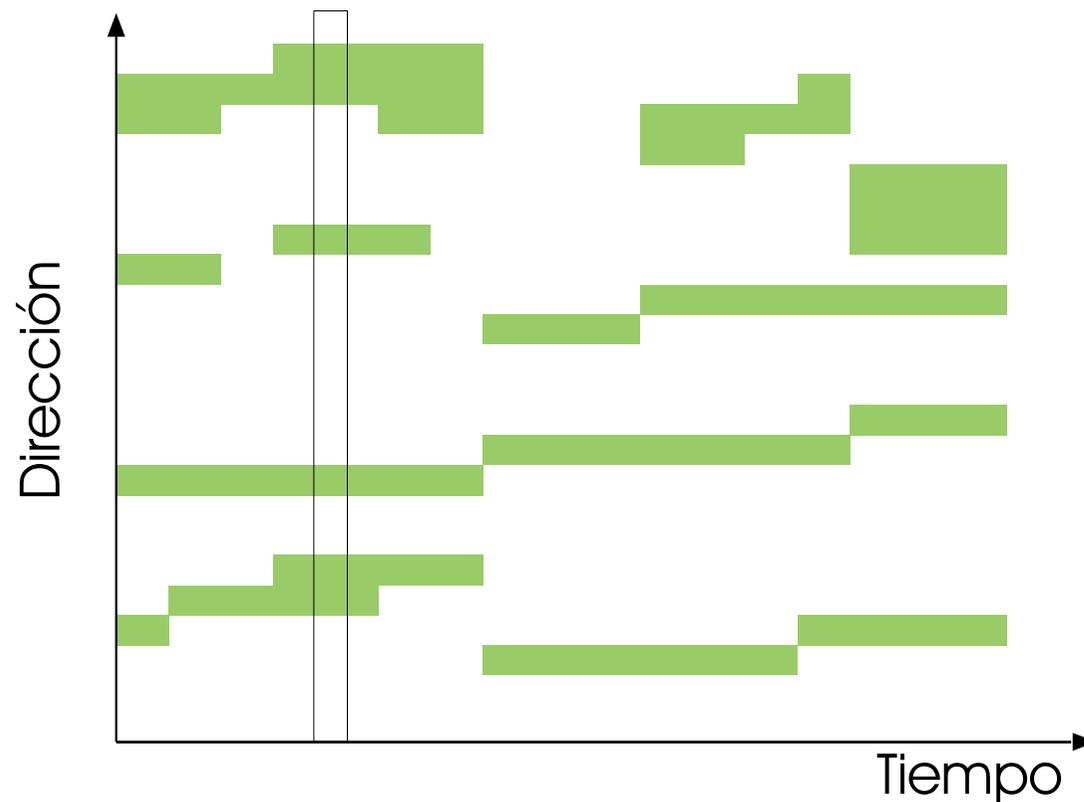
Jerarquía de memoria

- Elementos de información replicados en varios niveles de la jerarquía
- Problema de coherencia
- Migración de la información
 - Automática
 - Por demanda explícita
- Traducción de direcciones



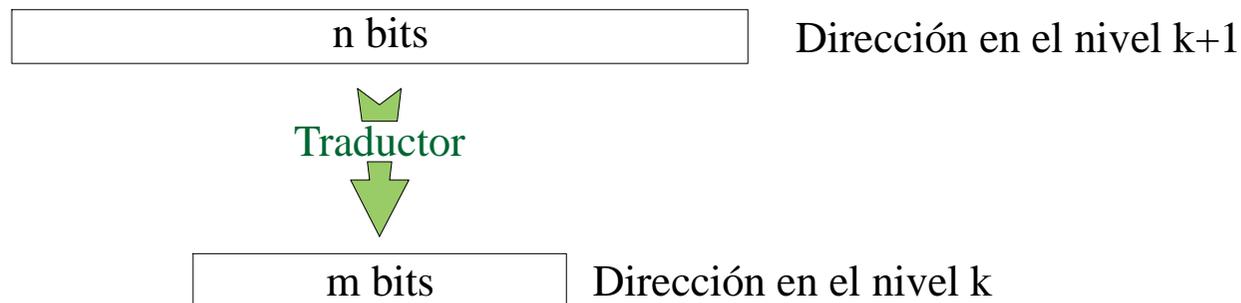
Jerarquía de memoria

- Proximidad referencial
 - Temporal
 - Espacial (secuencial)



Jerarquía de memoria

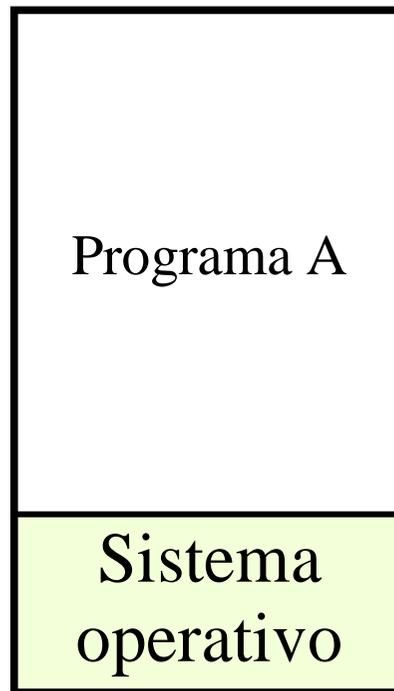
- Migración de la información
 - Automática
 - Por demanda explícita
- Migración automática
 - Tamaño de los bloques transferidos
 - Política de extracción
 - Política de reemplazo
 - Política de ubicación
 - Traducción de direcciones



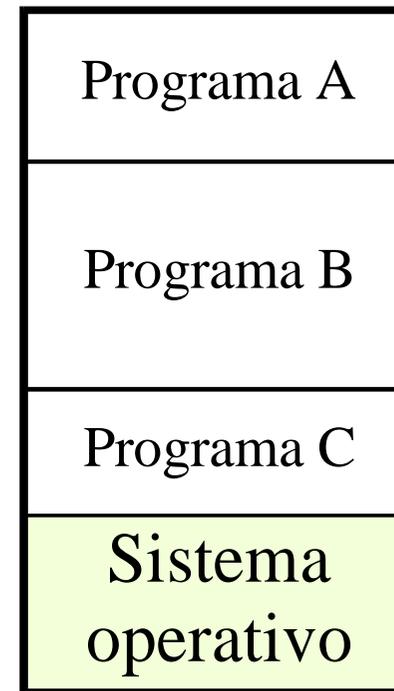
Asignación de memoria clásica

- Los programas reciben del SO un espacio de memoria para su ejecución
 - Monoprogramación
 - Multiprogramación

Memoria principal

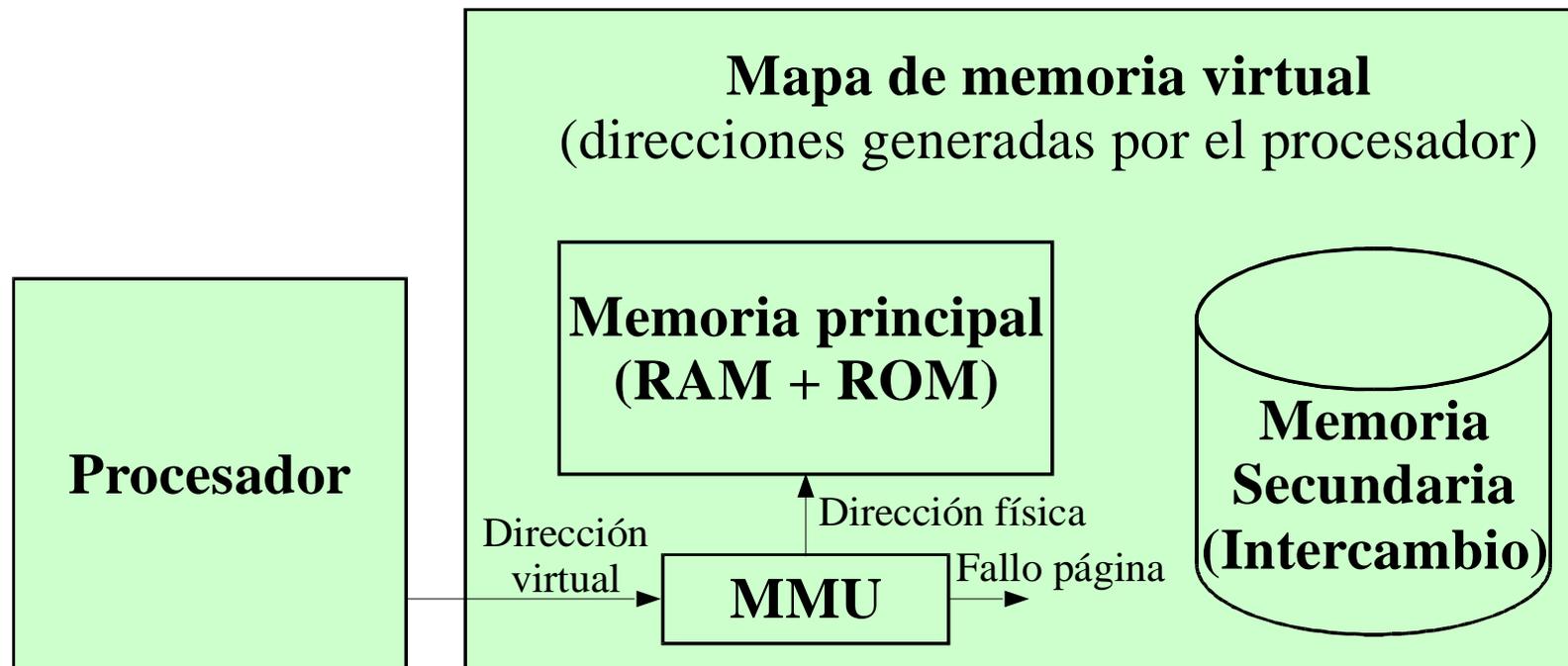


Memoria principal



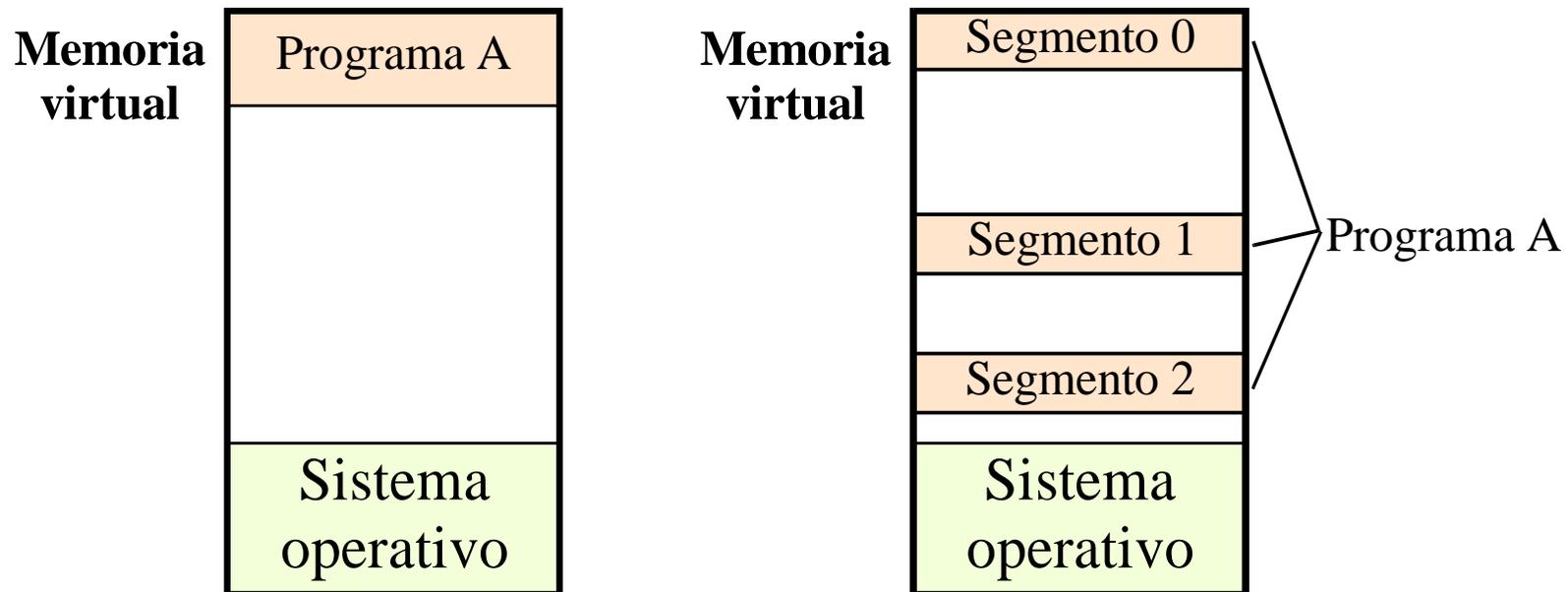
MEMORIA VIRTUAL

Fundamentos de la memoria virtual



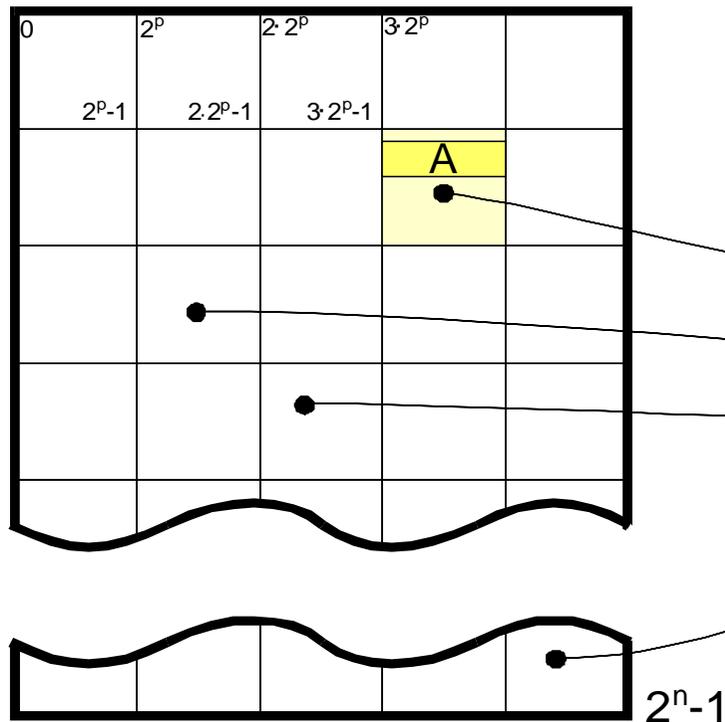
Asignación de memoria virtual

- Asignación de memoria virtual
 - Un solo segmento
 - Varios segmentos



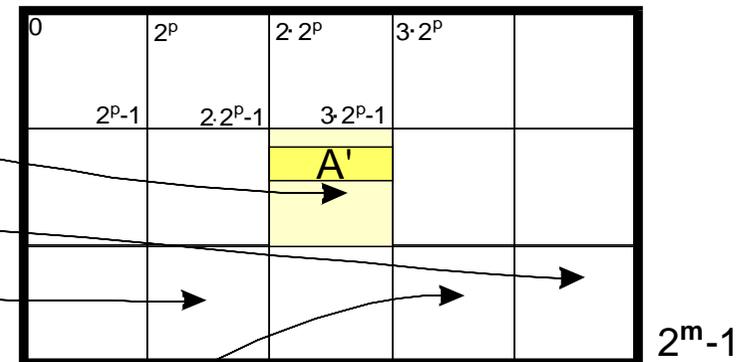
División de páginas de los espacios de memoria

MAPA VIRTUAL
(RESIDENTE EN DISCO)



Proyección de página
virtual a memoria física

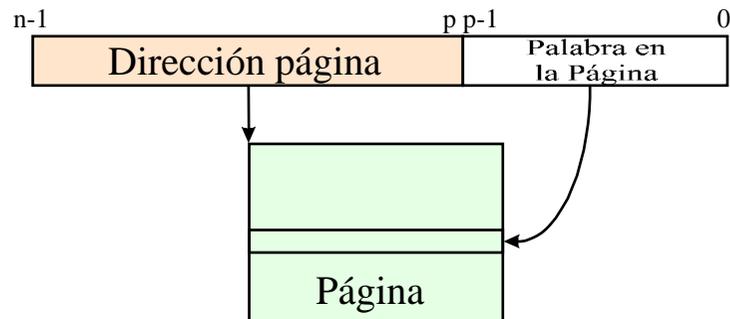
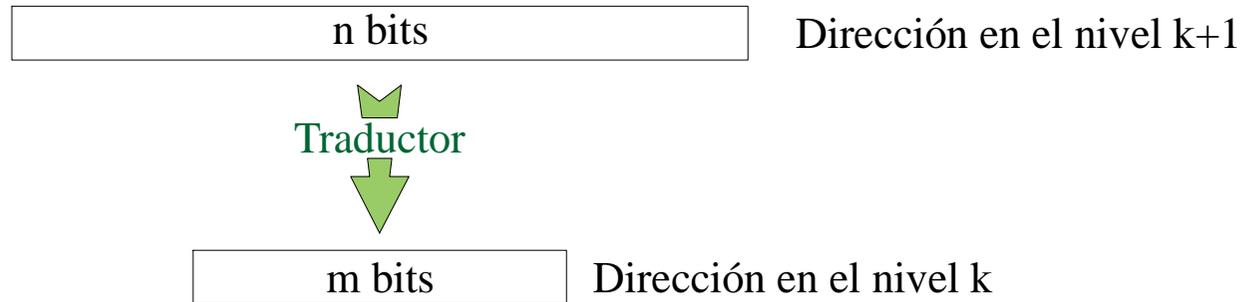
MEMORIA PRINCIPAL



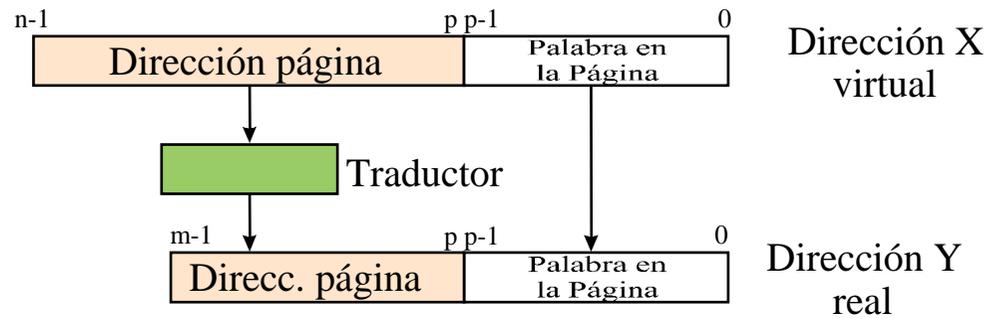
$$n > m$$

Traducción de direcciones

- La MMU realiza la traducción de página virtual a marco de página



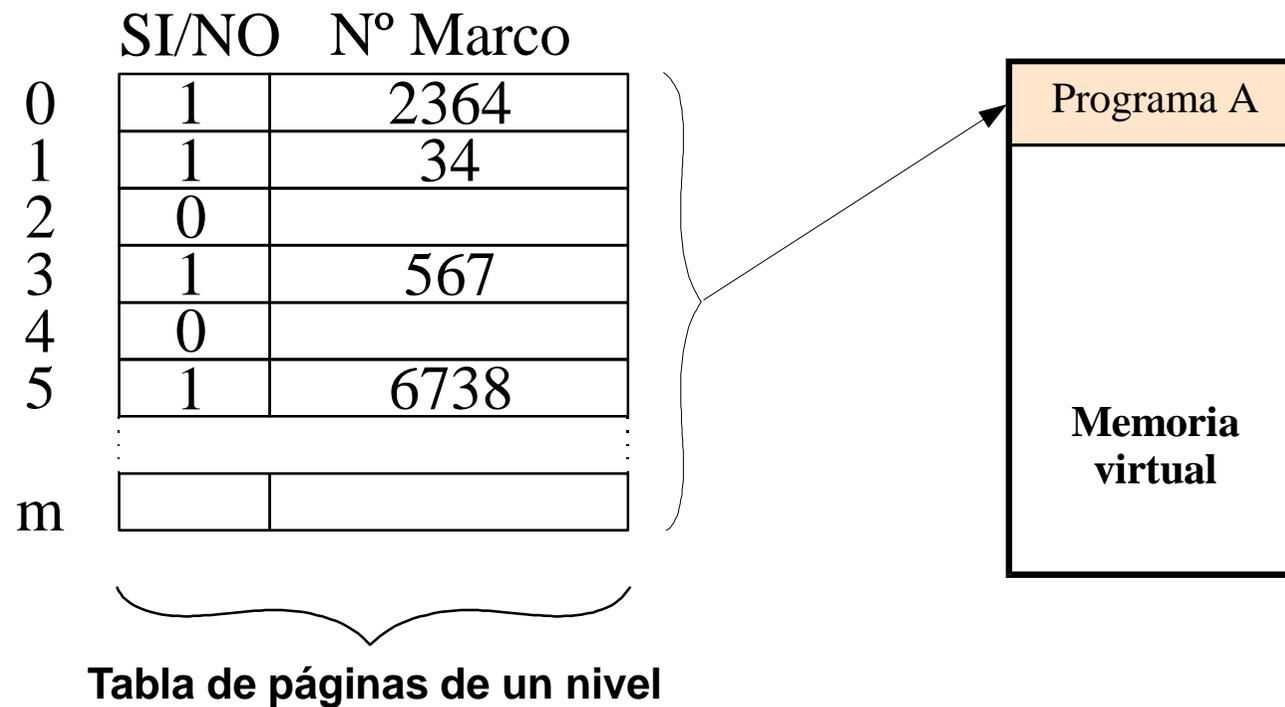
División de la dirección



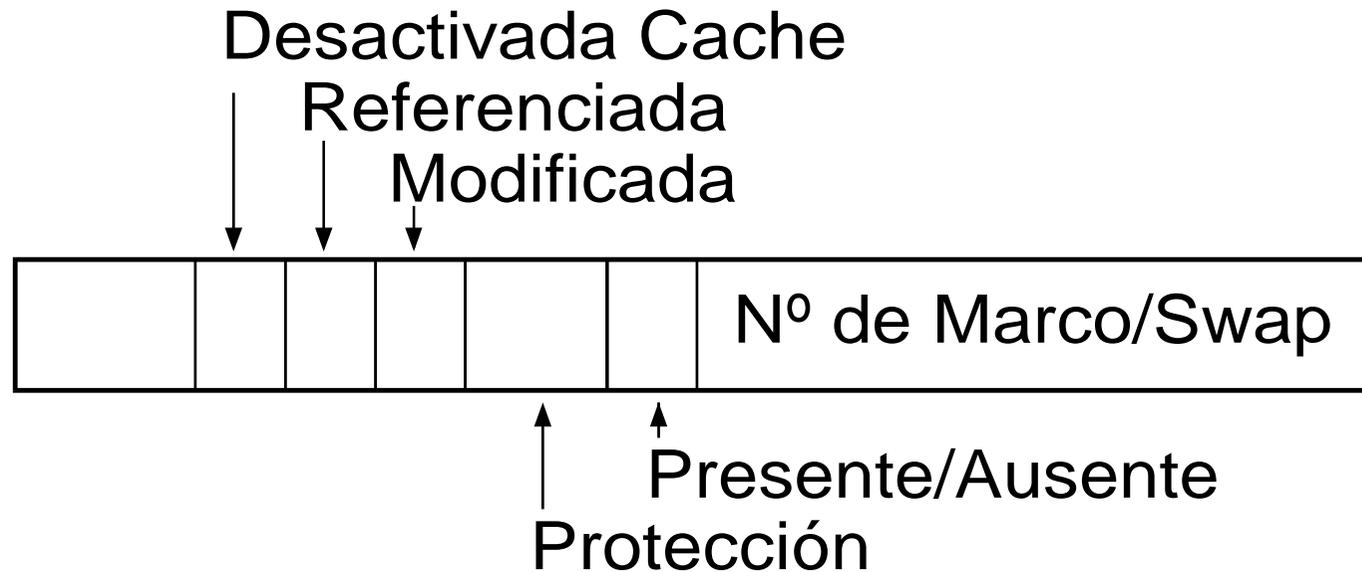
Traducción de la dirección

Tablas de páginas

- El SO genera y mantiene las tablas de páginas. La MMU las usa para hacer la traducción
- Una tabla distinta por proceso
 - Tabla de un nivel

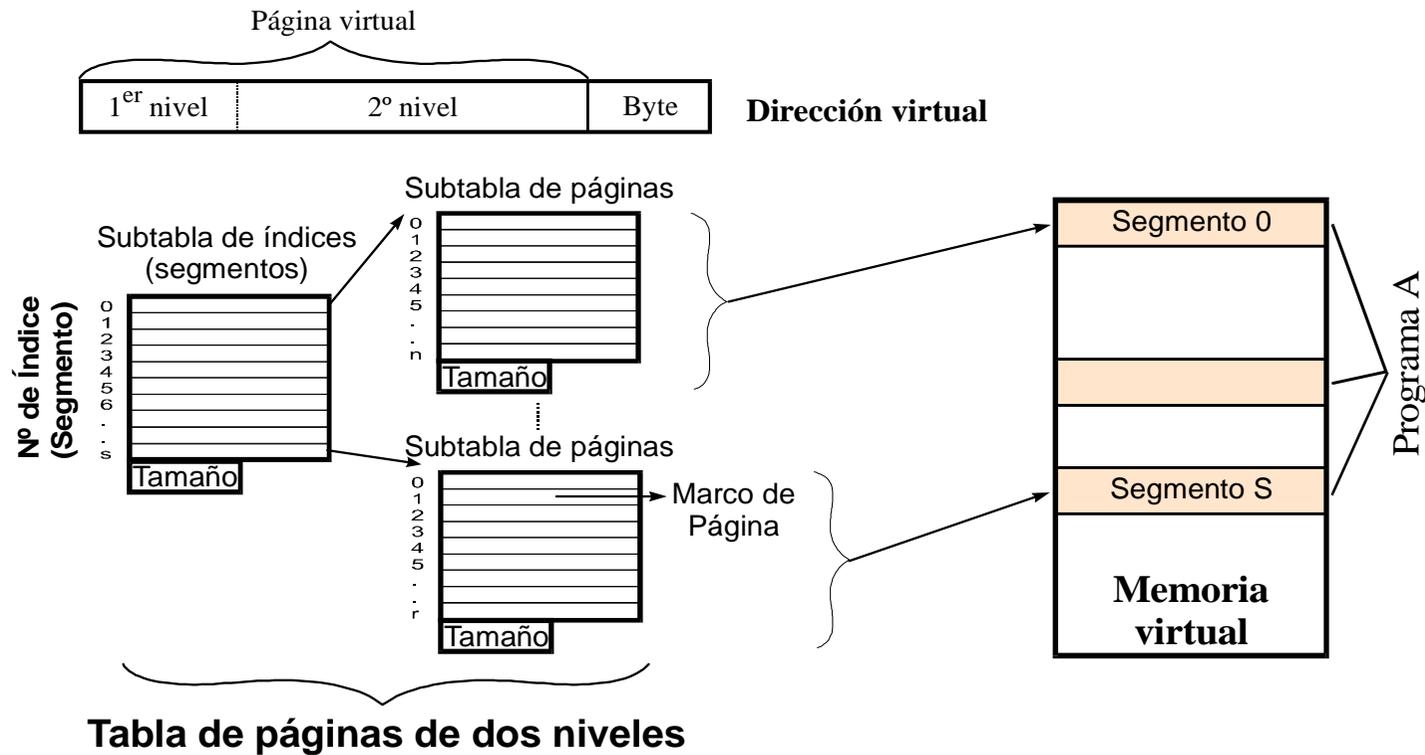


Elementos de la tabla de páginas

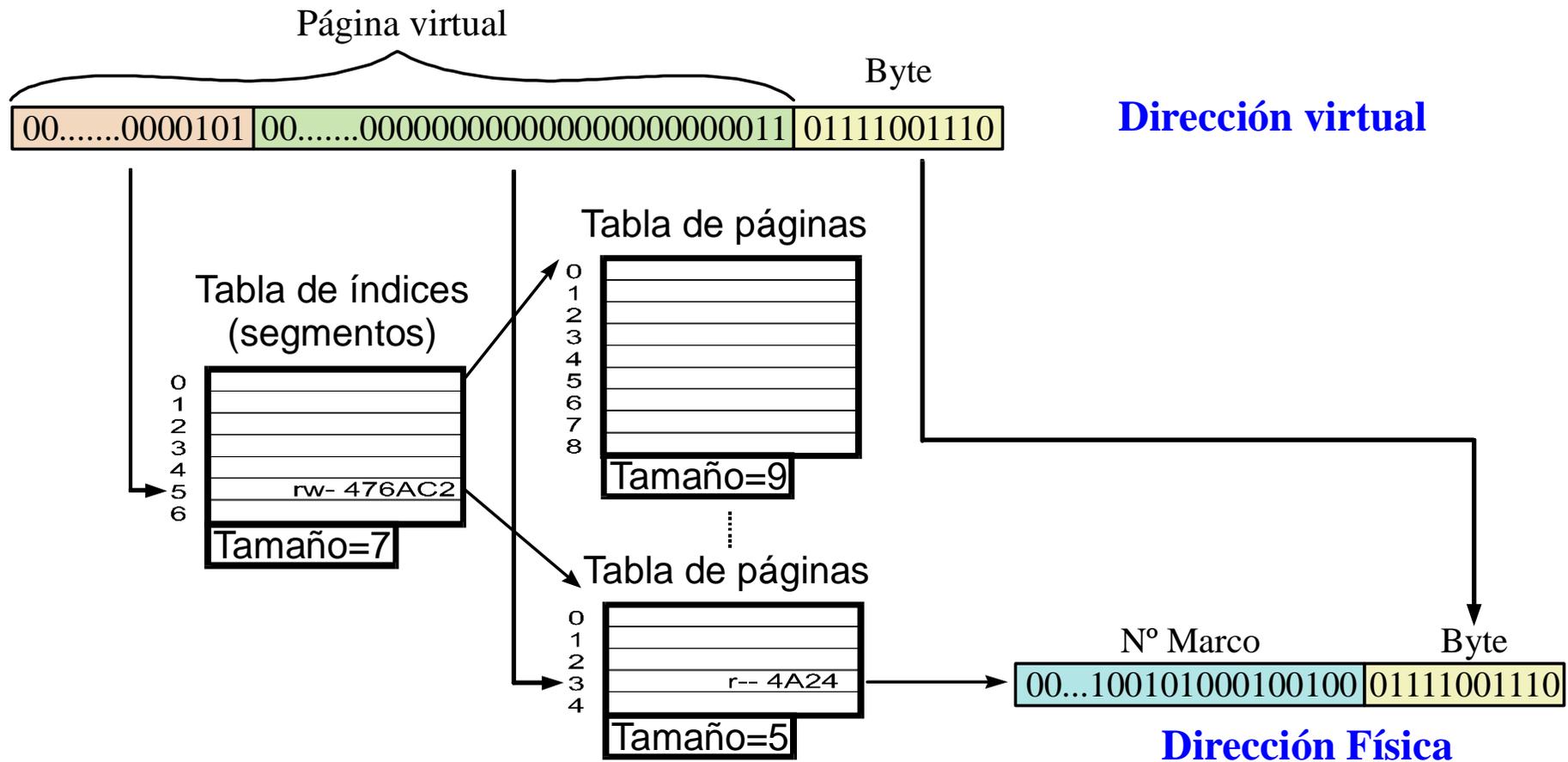


- Otras informaciones
 - Copy on Write
 - Edad
 - No pagina (fija en memoria física)
 - Rellenar a ceros

Tablas de páginas de dos niveles



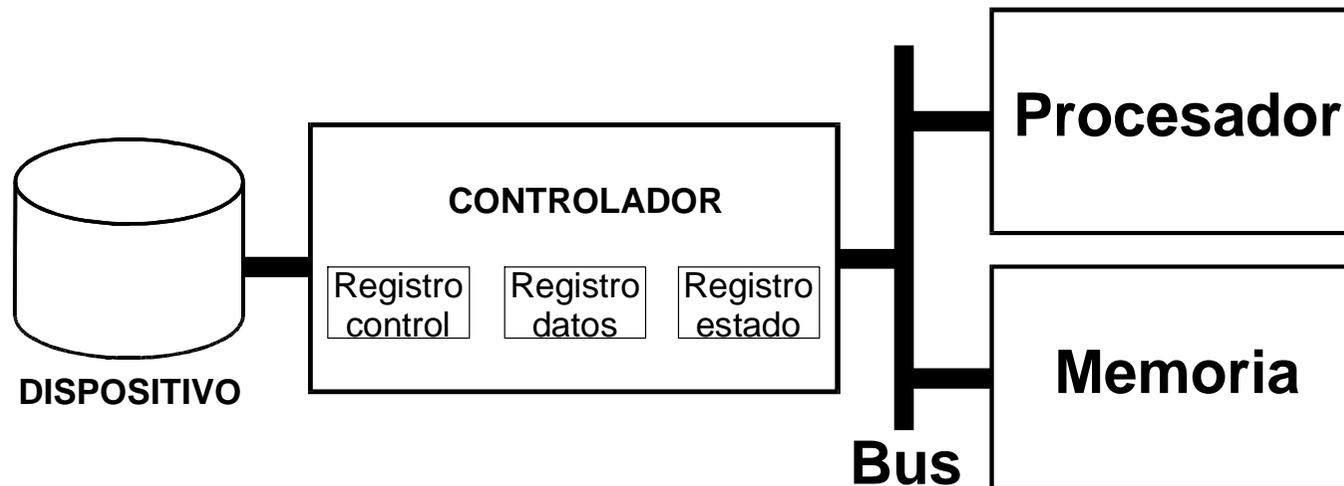
Ejemplo de traducción con tabla de dos niveles



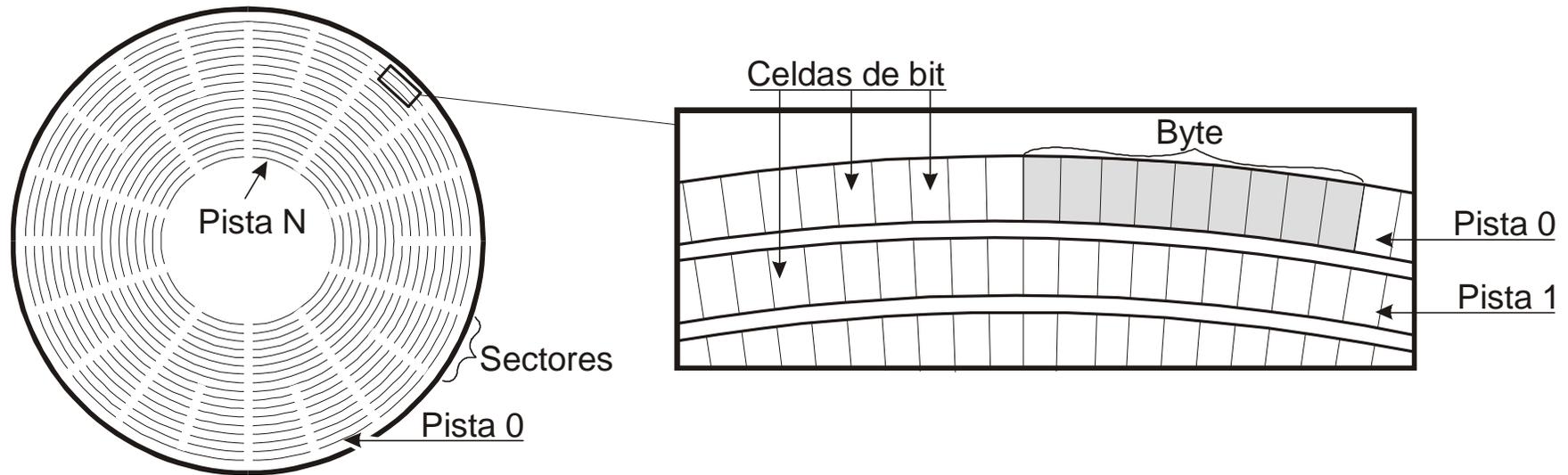
ENTRADA/SALIDA

E/S y concurrencia

- Concurrencia entre UCP y la E/S
 - E/S programada: concurrencia nula
 - E/S por interrupciones: concurrencia
 - E/S por DMA: máxima concurrencia
- El SO se encarga de explotar la concurrencia entre la UCP y la E/S



Organización del disco



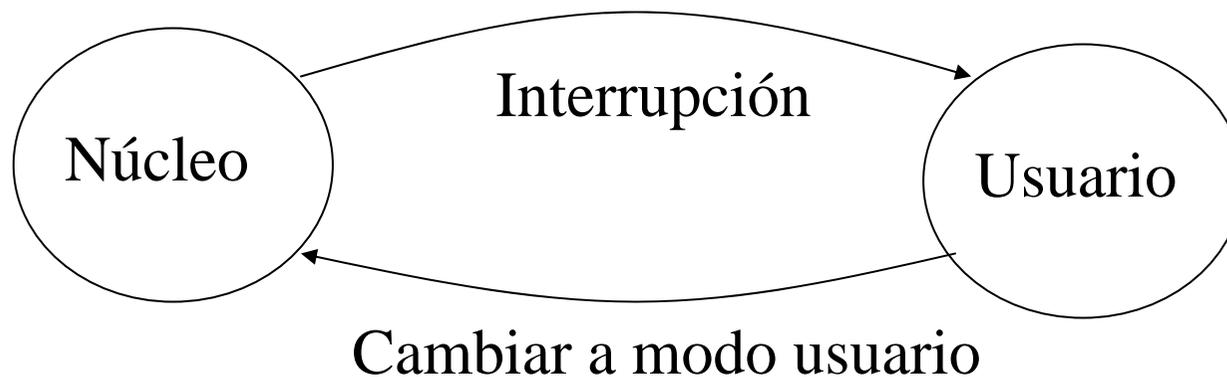
a) Pistas y sectores

b) Celdas de bit y octeto

PROTECCIÓN

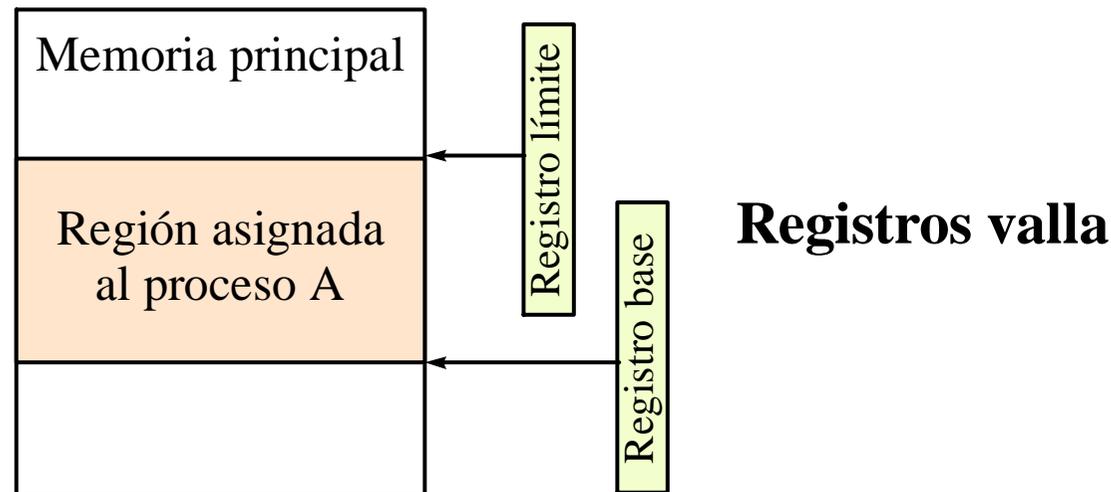
Protección

- UCP
 - Niveles de ejecución
 - Núcleo: ejecuta todas las instrucciones de máquina. Permite acceder a la E/S y registros especiales
 - Usuario: ejecuta un subconjunto de las instrucciones
 - Instrucciones privilegiadas sólo posible en modo núcleo
 - Las interrupciones pasan automáticamente a modo de ejecución núcleo (sólo se puede pasar de esta forma)



Protección

- El uso del reloj impide que se monopolice la UCP
- E/S: siempre mediante instrucciones privilegiadas
- Memoria
 - Memoria principal: registros valla o claves



Protección: división del mapa de memoria

- Memoria virtual
 - Espacios de memoria virtual independientes

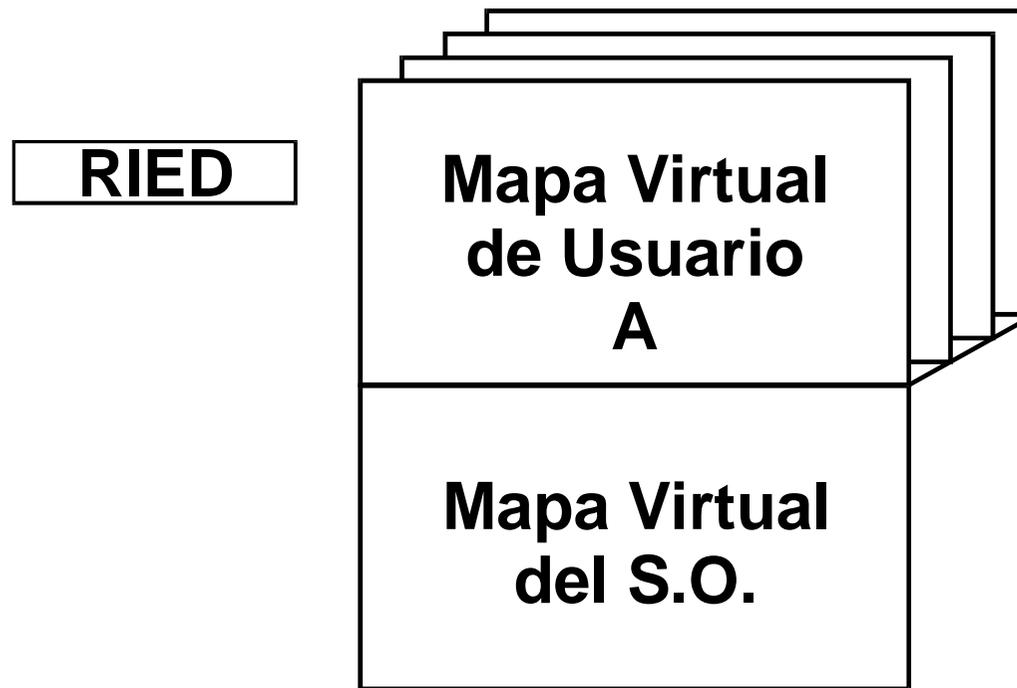
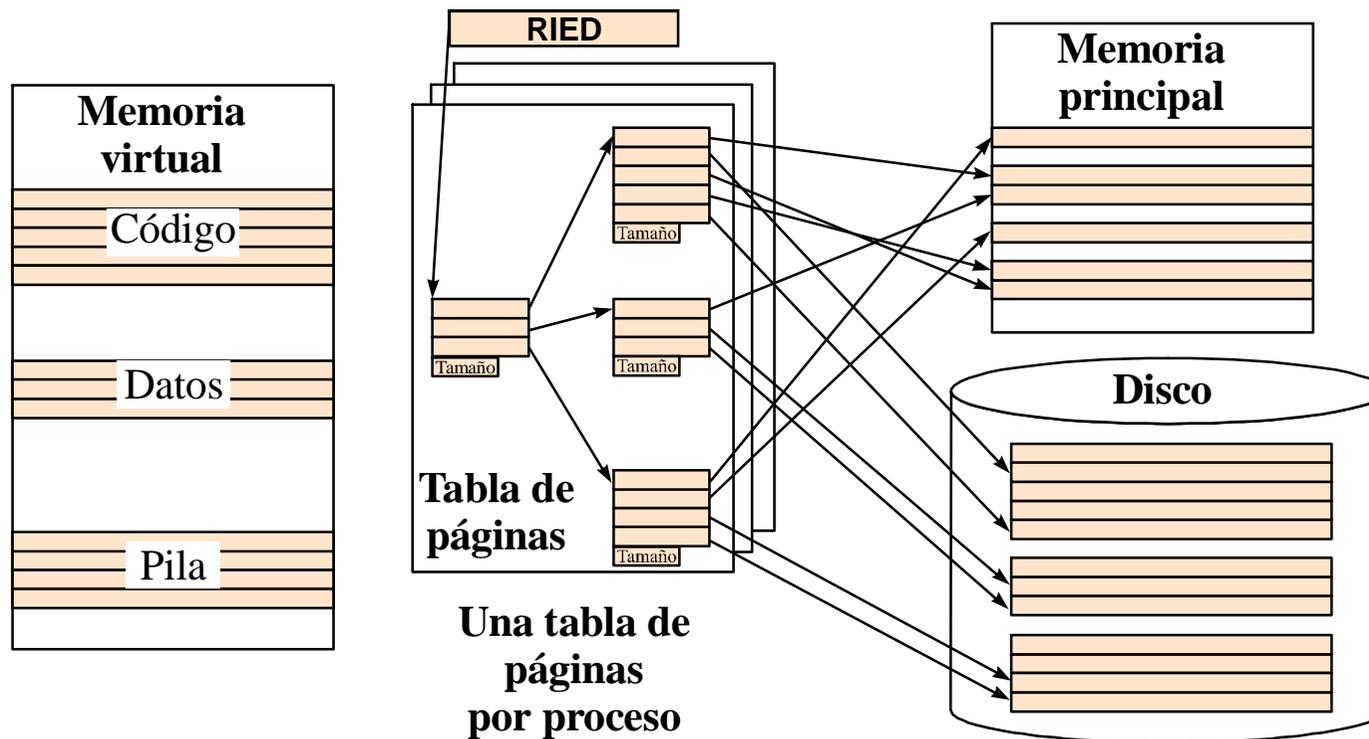
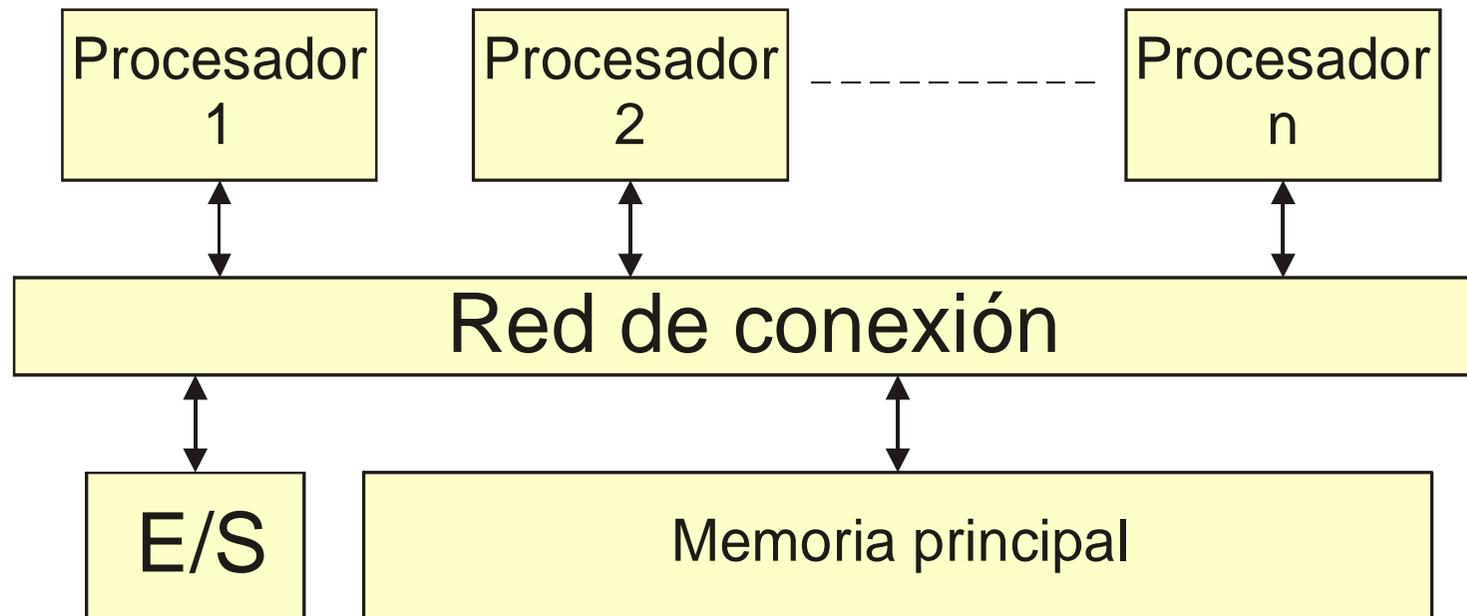


Tabla de páginas como mecanismo de protección de memoria

- Memoria virtual
 - Regiones definidas por la tabla de páginas



Estructura de un multiprocesador



Estructura de un multicomputador

